

ウルトラホルト社製 出力制御方法(AP-1 Note)目次

項目	ページ
1. ウルトラホルト社製高圧電源 の出力電圧制御の基礎	-1-
2. ウルトラホルト社製高圧電源 の出力電圧制御の方法	-2-
(1). 電圧プログラミング	-2-
(a). +5V 内部レファレンスを使用した外部制御回路の場合	-3-
(2). 抵抗プログラミング	-3-
(a). 外付 電圧調整 VR の値(R)と最大出力電圧 V_{MAX} の関係式	-4-
(b). 0Vから最大電圧未満の任意電圧までの出力可変方法	-4-
(c). 任意の固定電圧から最大電圧までの出力可変方法	-5-
3. 外部制御電圧ピンの 60Hz ピックアップの低減	-6-
4. Bi 機能イネーブル端子の使用	-6-
(1). イネーブル入力としてのイネーブル端子	-7-
(2). デイスイェーブル入力としてのイネーブル端子	-7-
(3). 電流制限状態出力としてのイネーブル端子	-8-
(a). L.E.D 電流制限状態出力	-8-
(b). ロジック・レベル電流制限状態出力	-9-

ウルトラボルト社製 出力電圧制御方法(AP-1 Note)

①. ウルトラボルト社製の出力電圧制御の基礎

外部制御入力(ピン#6)の電圧を0V と+5V の間で変化させることにより、ウルトラボルト社高圧電源の出力を0V から最大出力電圧まで調整できます。高圧電源の最大電圧は、公称出力電圧の107.5% ±2%となるように設計されています。公称出力電圧E₀ の高圧電源の場合には次のようになります。正極性モデルと負極性モデルでは外部制御電圧対出力電圧の極性が異なります。

<u>高圧電源 極性</u>	<u>外部制御電圧</u>	<u>出力電圧</u>
+ E ₀ (i.e.-P電源)	0 ~ +5V	0 ~ (1.075×E ₀)V
- E ₀ (i.e.-N電源)	+5V ~ 0	0 ~ (1.075×E ₀)V

(注意)負極性電源では、0V の外部制御入力時に出力電圧は最大値となります。正極性電源では出力電圧 0V となります。

正負いずれの高圧電源も外部制御入力に0V 以下の電圧を印加してはいけません。高圧電源を損傷します。双極性DAC またはオペアンプを外部制御入力の制御に使用する場合、入力を負電圧から保護しなければなりません。この保護は、高圧電源のピン5 とピン6 の間に低電圧ショットキーダイオードを接続します(アノードはピン5 に、カソードはピン6 に)。さらに詳しい情報はアプリケーションノート 16を参照してください。

外部制御入力対高圧出力のゲインは、 $(E_0/5) \times 1.075 \pm 1\%$ で表せます。E₀は公称出力電圧です。(出力には通常±1%のオフセット電圧が現れます。)

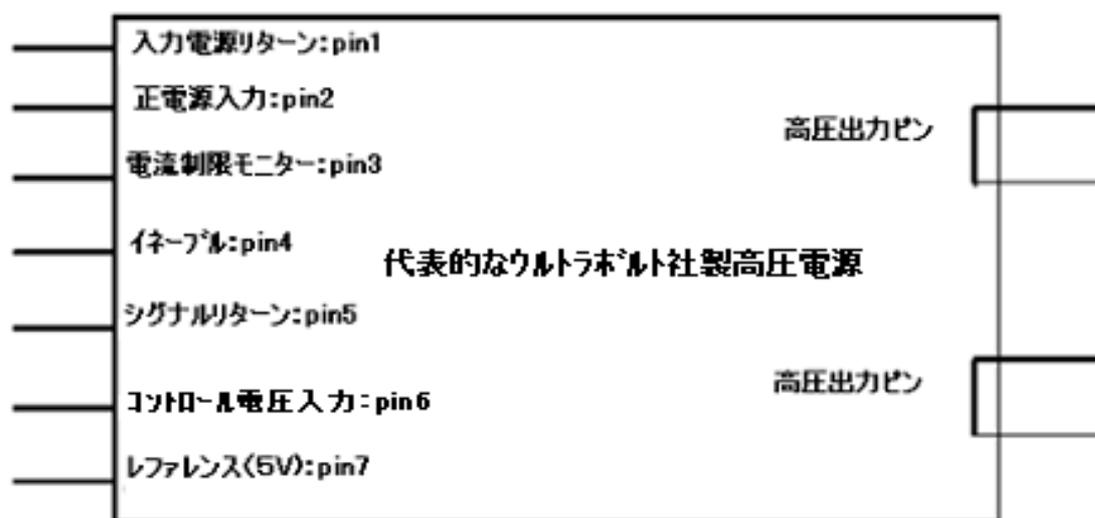
たとえば、E₀=1000V のモデルでは
ゲイン = $(1000/5) \times 1.075$
= 215 V/V (215 V/V~217V/V)

したがって、外部制御入力に5V を印加した時の出力高圧電源出力は1075Vとなります。

ウルトラボルト社製電源は2つの方法で制御することができます。

- 1) 直接電圧プログラム法
- 2) 抵抗プログラム法

これらの2つの方法は、参考回路CONN-1または下図を参照してください。

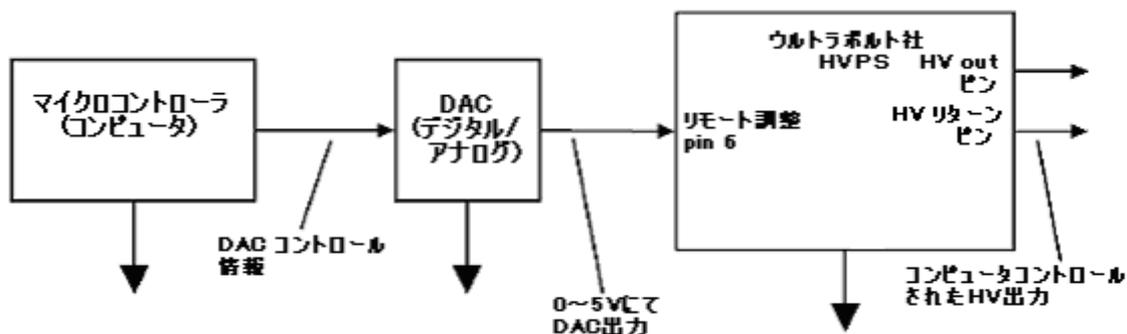


② ウルトラホルト社製 高圧電源の出力電圧制御の方法

(1) 電圧プログラミング

ウルトラホルト社製 高圧電源の電圧プログラミングは、外部制御用電圧端子(ピン#6)に制御電圧を加えるだけで行えます。電圧プログラミングの代表的な例として、コンピュータ制御DAC(デジタル・アナログ・コンバータ)を使用した高圧電源 出力電圧のコンピュータ制御があります。

この方法によれば、きわめて多様な高圧電源の制御が可能となりますが、この方法を使用するときは、DAC の分解能(入力ステップ増分あたりのDAC 出力電圧ステップ)に注意する必要があります。高分解能を得る為には多ビットDACを使用する必要があります。



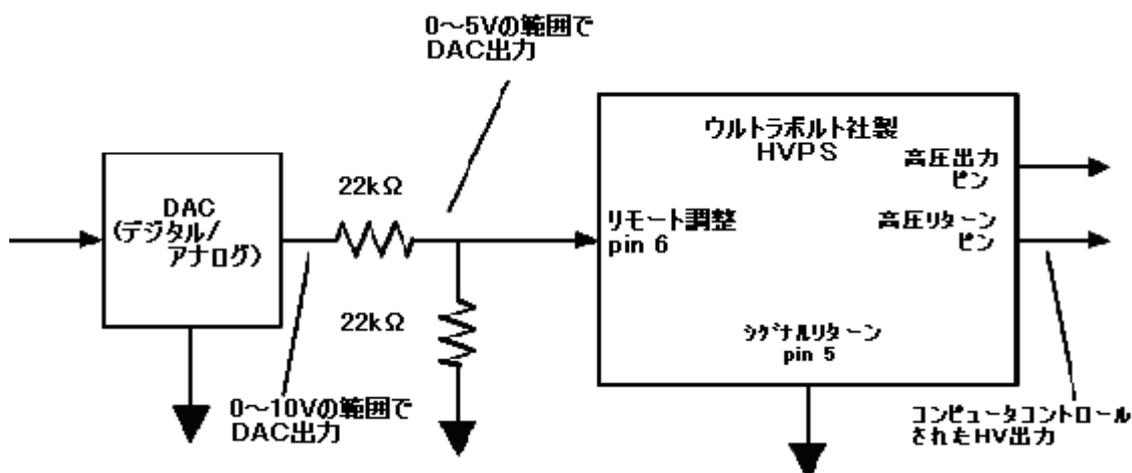
負の内部低電圧電源を作る必要性を避ける為、ウルトラホルト社の設計では負極の高圧電源フィードバックの和から温度補償された基準値となる内部+5VDCを使用している。またこれは両極の代わりに外部制御電圧を単極としておくのに有利である。それゆえ、制御電源を+5VDCか、それ以上にする事は、0から最大出力にする為、+5VDCから0VDCの外部制御入力となることが重要である。これはその高圧電源を0VDCとなると保証される。

(a) +5V 内部レファレンスを使用した外部制御回路の場合:

ウルトラボルト社製高圧電源 内部レファレンス以外の基準値を用いたDAC などの制御回路を採用するときには注意が必要です。DAC 基準値が5.000 ホルトの場合、高圧電源の内部レファレンスが5.025 ホルトである為、負極性高圧電源出力は0V になりません。DAC出力が5Vレファレンスと等しくすることが出来ない為、0ホル트가電源から印加されたときに、この状況が引き起こされる。この場合、DAC 基準電圧として高圧電源内部レファレンスを使用すればその事態は回避できます。レファレンス内蔵タイプのDAC を使用する場合には、外部プルアップ抵抗を使って、DAC 出力電圧が5.0V を少し上回るようにすることで対処します。

Dual-,quad-,octal-タイプのDAC掛算器の機器は、シングル電圧レファレンスが使われています。ウルトラボルト社高圧電源製品の+5Vレファレンス結ぶことによって、平均Vrefが作られる。

抵抗デバイダを使用することにより、ウルトラボルト社製 高圧電源を0-10V DAC、オペアンプまたはその他の制御電圧でプログラムすることができます。デバイダを設計するには、外部制御入力の入力インピーダンス、1MΩを考慮する必要があります。このアプリケーションに適切なデバイダを使用した例を以下に示します。



負極性高圧電源を正極性高圧電源と同じ制御電圧極性で使う場合は参考回路 CONN17 に示すようにオペアンプインバータを使用します。

(2) 抵抗プログラミング

外部制御入力インピーダンスが1MΩと高いため、ウルトラボルト社製 高圧電源は抵抗プログラミングで調整することができます。この用途には、高圧電源の5V 内部レファレンス出力(ピン7)が使用されます。抵抗デバイダを使用して、外部制御入力ピンの電圧を制御することも可能であり、高圧電源の出力電圧を制御できる。5V 内部レファレンスを使用した設計では、その出力インピーダンス464Ωを考慮に入れる必要があります。制御電圧は温度補償されるよう配慮して下さい。

(a) 外付 電圧調整VR の値(R)と最大出力電圧V_{MAX} の関係式

定格出力電圧をE₀, V_{PIN6}=5V 入力時の出力電圧は1.075 * E₀です。

PIN7 はV₀=5V, R₀=464 Ω

外付VR の値をR とすると

R を流れる電流I は

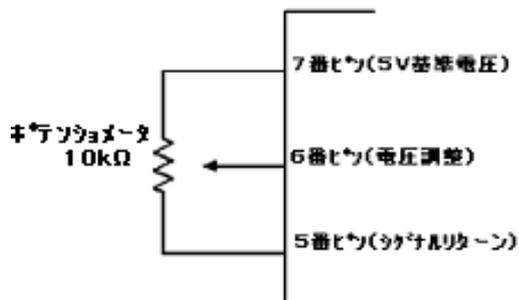
$$I = 5 / (464 + R)$$

V_{MAX} 出力時のPIN6 電圧V_{PIN6} は

$$V_{PIN6} = 5 - 464 * I \text{ となる。}$$

V_{MAX} = E₀ * 1.075 * V_{PIN6} / 5 より

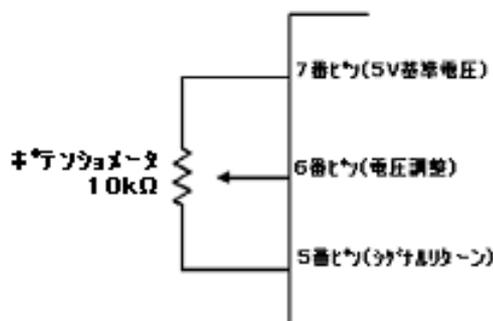
$$V_{MAX} = \frac{1.075 * R * E}{464 + R}$$



上記は、電源の出力電圧を抵抗プログラミングするときの基本式です。ポテンシオメータの値は、外部制御入力の入力インピーダンスの1MΩよりはるかに小さく選ぶ必要があります。同時に、このポテンシオメータの値は、その出力インピーダンスが464Ωであることに留意して、5V 基準電源から電流を取りすぎないように選ぶことも大切です。ポテンシオメータが25kΩから100kΩの範囲では、上記の電圧制限は無視できます。

たとえば、外部制御入力に10kΩポテンシオメータを使った2kVユニットの場合、

$$\begin{aligned} V_{max} &= \frac{1.075 * R * E_0}{464 + R} \\ &= \frac{1.075 * (10k) * 2000}{464 + 10k} \\ &= 2055V \text{ で与えられます。} \end{aligned}$$



10kΩポテンシオメータでは、2kV高圧電源 出力電圧は0V から2055V まで可変できます。

(b) 0Vから最大電圧未満の任意電圧までの出力可変方法

上記の基本構成に、ポテンシオメータと基準5V 電源の間に固定抵抗を加えることにより、最大電圧を高圧電源の最大電圧未満に制限することができます。

出力電圧 V₀ は、

$$V_0 = \left(\frac{R_2}{R_1 + R_2 + 464} \right) V_{out \ max}$$

$$V_{out \ max} = 1.075 E_0$$

で与えられます。

この場合にも、合計値(R₁ + R₂)は、外部制御端子の入力インピーダンス(1MΩ)よりはるかに小さく、さらに、5V 基準



電源から電流が流れすぎないように十分大きく選ぶ必要があります。

たとえば、(R1 + R2)を50kΩにすると、(最大電源出力は定格高圧電源電圧の1.065 倍となり)十分な動作が可能となります。例として、-2KV(- E0)の高圧電源を100kΩのポテンシオメータをR2 として使用し、-1500V を最大出力とする場合のR1 の値と最小出力電圧を求める計算例を示します。

出力:-1500 V_{max}, R₂=100kΩとし

$$V_{out} = (1.075)(E_0) \left(\frac{1 - V_{pin6}}{5} \right)$$

$$V_{max} = (1.075)(E_0) \left(\frac{R_2 + 464 \Omega}{R_1 + R_2 + 464 \Omega} \right)$$

$$V_{min} = (1.075)(E_0) \left(\frac{464 \Omega}{R_1 + R_2 + 464 \Omega} \right)$$

$$V_{max} = -1.5kV, R_2 = 100k\Omega, E_0 = -2kV$$

したがってR₁ = 43kΩ、V_{min} = -6.95V となります。

(c) 任意の固定電圧から最大電圧までの出力可変方法

基本構成のポテンシオメータと信号リターン間に固定抵抗を追加することにより、0V 以上の最低電圧が得られます。

正極高圧電源の場合:

出力:

$$\left(\frac{R_1}{R_1 + R_2 + 464 \Omega} \right) (V_{out \ max})$$

から

$$\left(\frac{R_1 + R_2}{R_1 + R_2 + 464 \Omega} \right) (V_{out \ max})$$

注:最大出力電圧は、5V 基準電源インピーダンス(464Ω)の負荷によりV_{out max} にはなりません

たとえば、(R1 + R2)を50kΩにすると、(最大電源出力は定格高圧電源電圧の1.065 倍となり)十分な動作が可能となります。

例として、+2KV の高圧電源を10kΩのポテンシオメータをR₁ として使用し、100V を最小出力とする場合のR₂ の値と最小出力電圧を求める計算例を示します。

出力:100V をV₀ とし基本式に代入します。

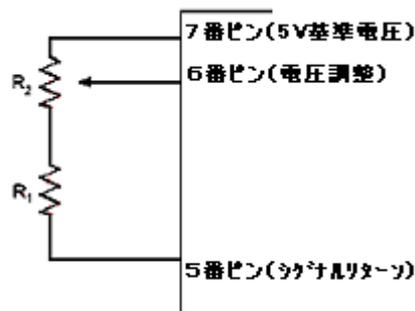
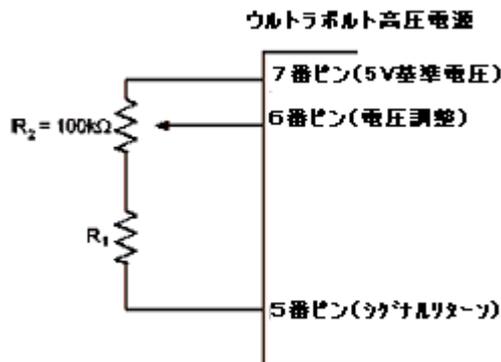
$$100 = \left(\frac{R_2}{R_1 + R_2 + 464 \Omega} \right) (V_{out \ max})$$

このときV_{out max} = 2kV*1.075

R₁ = 10kΩの場合、上式はR₂ = 510Ωで成立し

$$\left(\frac{R_2}{R_1 + R_2 + 464 \Omega} \right) (V_{out \ max}) = 2.06kV$$

図b) とc) の構成を結合すると、高圧電源の調整可能範囲の上下限をプリセットすることができます。



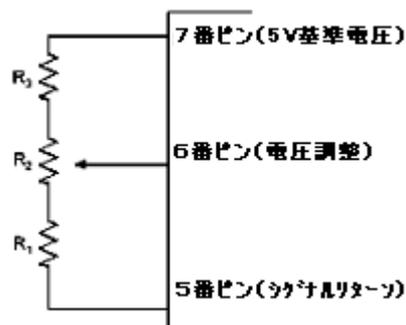
正極高圧電源の場合の出力電圧範囲は

出力:

$$\left(\frac{R_3}{R_1+R_2+R_3+464\Omega} \right) (V_{out\ max})$$

$$\left(\frac{R_2+R_3}{R_1+R_2+R_3+464\Omega} \right) (V_{out\ max})\ \text{volt}$$

同じ回路と理論を使用して正負両方の電源制御システムの分析と設計を行うことができます。式の中に正の電源変数 $V_{pin\ 6}$ を $(5-V_{pin\ 6})$ と置き換えれば、負の電源出力が求められます。



③. 外部制御電圧ピンの60Hz ピックアップの低減

高圧電源を外部電圧制御、抵抗制御で使用する場合、60Hz 電源ライン・ピックアップなどの低周波数ピックアップの影響を受けることがあります。外部制御端子の60Hz ピックアップは高圧電源のDC 特性に悪影響を与えるため、緩慢な立上り、DC バイアス、または電源として使用するの高圧電源ターン端子 (ピン#5) からコントロール端子 (ピン#6) にコンデンサを挿入するようにお勧めします。負極の高圧電源は、コンデンサは+5V基準値 (ピン#7) と電圧制御端子 (ピン#6) の間に入れます。0.47~1 μF の値のコンデンサを入れる事により、電圧制御端子によってピックアップされる他の60Hz ノイズは排除されます。22 μF のタンタル・コンデンサを用いると、低周波数ノイズをさらに下げることができます。

④. Bi 機能イネーブル端子の使用

イネーブル端子 (ピン#4) が浮いた状態 (すなわち、非接続状態) になっているときは、高圧電源はイネーブル状態にあります。ただし、イネーブル端子を使用すると、ウルトラボルト社 高圧電源の特性を少し高くすることができます。

このイネーブル端子 (ピン#4) は、3通りの機能に対して用いられます。

- 1) イネーブル入力
- 2) デイスイェーブル入力
- 3) 電流制限状態出力

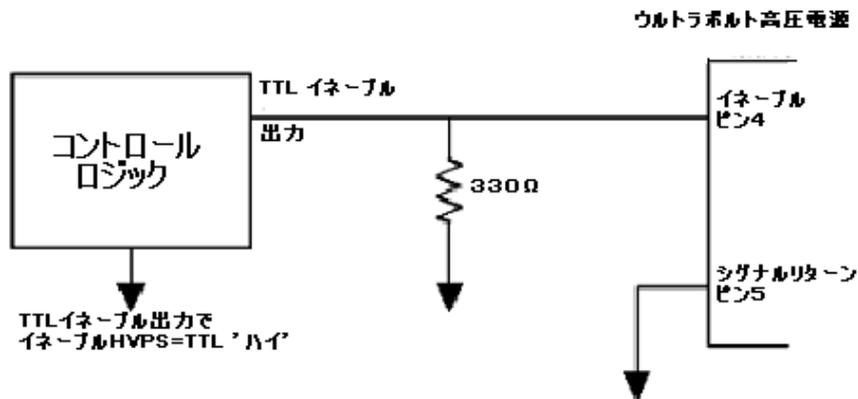
これらの機能については接続図#2(Enable/Disable Control, also Current Limit Status)を参照してください。

(1) イネーブル入力としてのイネーブル端子

イネーブル信号が送られたときだけ高圧電源をイネーブル状態にするためには、通常は高圧電源をデイスイェーブル状態 (イネーブル信号が送られていない状態) にセットする必要があります。

高圧電源をデイスイェーブルにするには、イネーブル端子を少なくとも1mA でシンクする必要があり、それによって得られる電圧を最大0.7V \pm 0.20V (TTL "Low") としなければなりません。

TTL “High”レベル・イネーブル信号が存在するときだけ高圧電源を外部制御する方法は、以下の通りです。

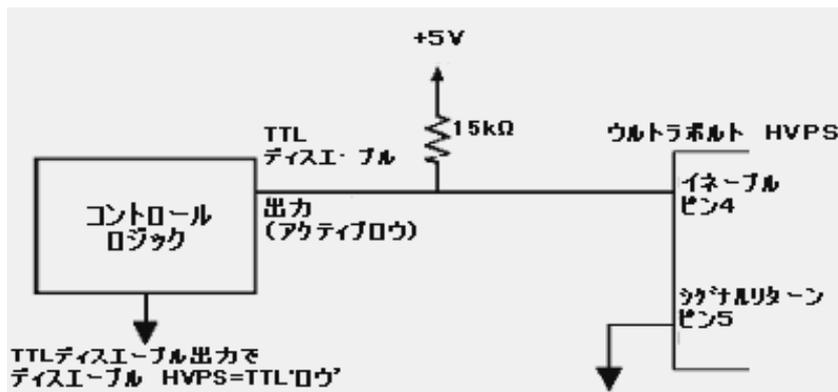


330Ω 抵抗を使用すれば、“Low”TTL イネーブル信号の場合にウルトラボルト社 高圧電源イネーブル端子から必要な1mA を取り出して、強制的に高圧電源をデisable状態にすることができます。TTL イネーブル信号が“high”ときは、高圧電源は必要電流をシクできなくなり、高圧電源はイネーブル状態となります。

(2) デisable入力としてのイネーブル端子

イネーブル端子は、デisable入力として構成することも可能です。この構成では、イネーブル端子は、デisable信号(TTL “Low”)が送られるまで“High”なければなりません。この入力、通常は“high”のため、高圧電源を切るにはイネーブル端子から1mA だけシクする必要があります。そうすれば、イネーブル端子電圧は0.8V 以下に下がります(TTL “Low”)。

TTL “Low”レベル・イネーブル信号が送られているときに、リモートで高圧電源を切る標準的な方法は以下の通りです。



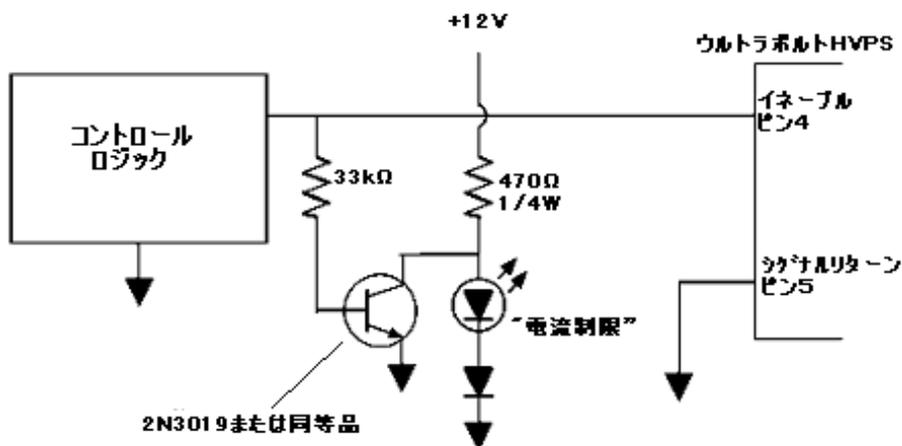
15kΩ の抵抗を使用すれば、イネーブル端子の電圧レベルは、TTL デisable出力信号が“Low”になるまで、高圧電源を強制的にイネーブル状態のままにします。TTL デisable出力が“Low”ときは、高圧電源は強制的にデisable状態となります。高圧電源には、+5VDCまで引き上げる5.11KΩ が内蔵されていることに留意してください。

(3) 電流制限状態出力としてのイネーブル端子

この機能を利用するには、スリープまたはオープン・コレクタ出力のいずれかでイネーブル端子を論理的に動作させることが重要である。この端子に加える電圧(すなわち、イネーブル/ディスエーブル・ロジックから)によって電流制限パルスが「マスク」されます。イネーブル端子からくる電流制限信号を検出するために、イネーブル端子からアースの間に47kΩ～100kΩの範囲の抵抗を挿入して電流を十分下げる必要があります。

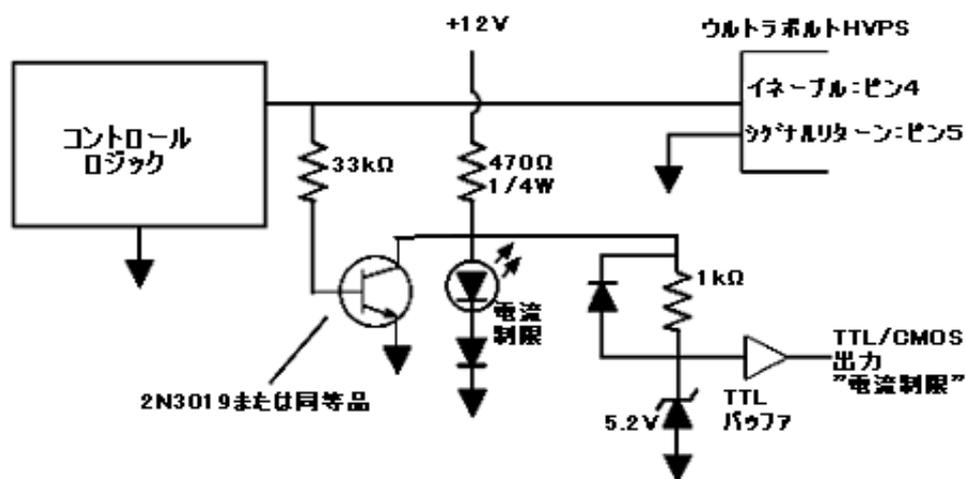
ウルトラボルト社 高圧電源を強制的に電流制限モードにすると、イネーブル端子の電圧は、事前に設定された電流制限値5V から電流制限値0.5V まで低下します。低下後、端子電圧はふたたび5V まで上昇し、電源が引き続き制限電流状態となるとまた0.5V に低下します。このオンタイム信号は、高圧電源に生じた過負荷に逆比例します。(負荷が非常に大きくなると、イネーブル端子にパルス・トレインが発生し、短時間でオンタイム状態となります)。電流制限設計にこのピンを使用する問題は「AP-14」で説明します。

(a) L.E.D 電流制限状態出力



この概念図は、電流制限状態出力の非常に有用な実施例です。高圧電源を電流制限状態にすると、ピン4 が“Low”なり、トランジスタが“オフ”になりLED が点灯します。高圧電源が電流制限モードで動作しないときは、ピン4 は“High”になり、トランジスタは“オン”になります。これはLEDにかかる電圧が点灯するのに高い電圧になることを防止します。このようにして、LED には、高圧電源が電流制限状態モードで動作している状態が表示されます。これは便利な前面パネル表示であり、ウルトラボルト社 高圧電源を採用した新しい設計のプロトタイプを製造または診断するときに非常に有用な回路となります。

(b) ロジックレベル電流制限状態出力



上図の回路は、a) の一部を少し改造したもので、LED が点灯した時、TTLバッファがイネーブルであることを除けば同じ方法で動作します。5.2V ツェナーを使用すると、有害な過渡変化がTTL バッファ(またはTTL ロジック・ゲート)に達しないようにできます。この回路は自動化システムにとって理想的な回路です。